

論文審査の要旨

博士の専攻分野の名称	博 士 (工 学)	氏名	西 田 征 男
学位授与の要件	学位規則第4条第1・②項該当		
<p>論 文 題 目</p> <p style="text-align: center;">Temperature Dependence of Threshold Voltage in Poly-Si/TiN Metal Gate Transistors (Poly-Si/TiN 金属ゲートトランジスタの閾値電圧の温度依存性)</p>			
<p>論文審査担当者</p> <p style="text-align: center;">主 査 教 授 横 山 新</p> <p style="text-align: center;">審査委員 教 授 吉 川 公 麿</p> <p style="text-align: center;">審査委員 教 授 東 清 一 郎</p>			
<p>〔論文審査の要旨〕</p> <p>半導体集積回路に搭載される Metal-Oxide-Semiconductor 電界効果型トランジスタ (MOSFET)には、微細化と高性能化が継続的に要求されてきた。特に動作速度の向上が求められる論理回路用 MOSFET では、従来の poly-Si/SiO₂ ゲート電極構造からメタル/高誘電率絶縁膜ゲート電極構造への置き換えが進んでいる。一方、半導体集積回路の設計において重要なパラメータである MOSFET の閾値電圧 (V_{th})の温度係数(dV_{th}/dT)は、poly-Si 電極からメタル電極への変更で増加するという報告がある。設計の観点から、dV_{th}/dTを適切に制御することが望ましいが、メタルゲートの dV_{th}/dT が何に依存して決まっているのかなどの詳細な報告は少ない。そこで、poly-Si/TiN/高誘電率絶縁膜型メタルゲートトランジスタの TiN 厚さ、キャッピング層 (V_{th}を制御するため高誘電率絶縁膜と TiN の間に挿入される絶縁層) 厚さなどが dV_{th}/dT に与える影響を分析し、変化が生じるメカニズムを解明することで、その制御方法を検討した。</p> <p>第1章で研究の背景・必要性を述べた後、第2章で、メタルゲートトランジスタの、dV_{th}/dTを理解するための基礎理論、および関連する論文の内容が説明された。閾値電圧の決定要因の1つである物質の仕事関数の物理的決定機構が紹介された。</p> <p>第3章では、メタルゲートトランジスタの dV_{th}/dT の評価結果を述べている。初めに、nチャネル MOSFET(nMOSFET)の dV_{th}/dT と dV_{FB}/dT(フラットバンド電圧の温度係数)の TiN 厚、キャッピング層厚依存性を述べ、次に p チャネル MOSFET(pMOSFET)の測定結果を nMOSFET と比較した。TiN 厚の増加で、dV_{FB}/dT は nMOSFET の dV_{th}/dTを大きく、pMOSFET の dV_{th}/dTを小さくする方向に働く。同時にゲート絶縁膜厚が増加し、それは dV_{th}/dTを大きくする。そのため dV_{th}/dTは、nMOSFET では顕著に増加するが、pMOSFET では変化が小さいことがわかった。次に TiN 厚の変化による dV_{FB}/dT の変化はメタルゲート特有の現象であるため、その原因を調べた。dV_{FB}/dT が TiN 厚依存性を持つ原因として、TiN/高誘電率絶縁膜界面の影響を調べるため、ゲート絶縁膜である HfON を SiON に変えて比較した結果、両絶縁膜で違いがなく、V_{FB} の温度係数変化の原因は TiN 自身、即ち TiN の仕事関数 Φ_{TiN} の温度係数($d\Phi_{TiN}/dT$)の変化にあると考えられる。</p> <p>第4章では、Φ_{TiN} の温度依存性のメカニズムを考察するため、TiN サンプルの物理解析を行った。紫外線光電子分光により、TiN 厚の違いで仕事関数が変化することが直接的に確認された。また、透過電子顕微鏡観察により、TiN 厚の増加と共に結晶性が高まる傾向</p>			

が読み取れた。更に X 線回折測定により TiN 厚の増加と共に結晶性が高まることが定量的に確認できた。これらより、TiN の厚さが増加するとその結晶性が高まり、その仕事関数が増加し $|d\phi_{\text{TiN}}/dT|$ も増加すると考えられる。

第 5 章では、得られた結果を踏まえ、 dV_{th}/dT の制御の可能性を検討した。nMOSFET と pMOSFET で $|dV_{\text{th}}/dT|$ の値を同じにすることができれば、両者の V_{th} 差が温度によらず一定に維持できる。そのような条件は、基板濃度と TiN 厚を調整することで実現可能であることを示した。ゲート電極を高温アニールの後形成できるゲートラストプロセスを用いれば、nMOSFET と pMOSFET でゲートメタルの種類を変えることができ、nMOSFET では薄い(あるいは結晶性の低い) TiN、pMOSFET では厚い(あるいは結晶性の高い) TiN を使えば、双方の $|dV_{\text{th}}/dT|$ を低く抑えることが可能となる。

本研究の成果 (第 6 章) をまとめると次ようになる。

1. TiN メタルゲート MOSFET において、TiN の膜厚によって閾値電圧の温度依存性が変化する主要因は、膜厚によって TiN の結晶性が変化し、その仕事関数およびその温度依存性が変化することであることを明らかにした。
2. フェルミレベルピニングやキャッピング層の影響など、界面ダイポール起因とされる閾値電圧の温度変化への影響は小さい。
3. これらの知見から、nMOSFET と pMOSFET の双方を用いる CMOS 回路において、閾値電圧の温度依存性を制御する方法を提案した。

以上のように、本論文は、最近の半導体集積回路に用いられるメタルゲートトランジスタの閾値電圧の温度変化の機構を明らかにし、その制御方法に対する提言を行っており、学問的および工学的意義が大きい。よって、本論文の著者は、博士 (工学) の学位を受けるに十分な資格を有するものと認める。